

ACX720 开发板 USB2.0 接口数据采集例程

使用说明

更新获取说明:

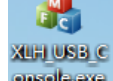
本文档如有更新,会发布在 www.corecourse.cn 网站。如您需查看并获取更新版本,只需要在该网站以本文档文件名为关键词搜索,即可找到相关内容。

版本记录:

V1.0	首次发布	2021.03.02
V2.0	修改数据分析部分	2021.03.16
V3.0	修改兼容两种上位机	2021.03.17

文档所涉及文件说明:

本教程配套的文件压缩包名: acx720_usb_ddr3_adc.rar, 解压后可以得到配套工程文件、上位机软件和 matlab 绘图代码文件。

工程文件	测试数据	cypress 上位机 软件	XLH_USB 上位机 软件	使用 说明	2.2 版本 matlab 分析代码	附录 1	附录 2
 acx720_ADC_USB_V4.0.rar	 data	 FX2_USB 数据采集上 位机工具	 XLH_USB_CONSOLE.exe	 ACX720开 发板 USBV3.0.d ocx	 ADCdata_t o_wave_v2 _2.m	 附录1: Vivado下 载环境搭 建.pdf	 附录2: Vivado的 bit程序烧 写简易...

数据采集概述:

在计算机广泛应用的今天,数据采集在多个领域有着十分重要的应用。

店铺: <https://xiaomeige.taobao.com>
www.corecourse.cn

技术博客: <http://www.cnblogs.com/xiaomeige/>

官方网站:

技术群组:

小梅哥 FPGA 团队 武汉芯路恒科技

专注于培养您的 FPGA 独立开发能力 开发板 培训 项目研发三位一体

数据采集是计算机与外部物理世界连接的桥梁,通过数据采集工作,自然界的许多模拟量信息能够借助计算机进行保存,分析,还原等操作。技术实践中,我们只需要制订上位机(PC)与移动数据采集器的通信协议,就可以实现两者之间阻塞式通信交互过程。

数据采集系统往往由传感器、模拟多路开关、放大器,采样保持器、AD 转换器、计算机及外设等组成。

在农业、工业、日常生活和航空航天等领域,尤其是在对信息实时性能要求较高或者恶劣的自然环境中,数据采集有其应用的必要性。比如说:在工业生产和科学技术研究的各行业中,常常有利用 PC 或工控机配合末端传感器对诸如液位、温度、压力、频率等参数进行实时监控和记录的需求,这些环境往往有时候并不适合人类直接作业,或者即使人类进行直接作业,也无法达到和计算机自动采集分析处理某一个任务的实施效果。再比如说:在航天航空领域,卫星数据采集系统利用航天遥测、遥控、遥监等技术,对航天器远地点进行各种监测,并根据需求进行自动采集,经过卫星传输到数据中心处理后,送给用户使用。

谈到数据采集,不得不说说数据转换器。现在常用的数据转换方式是通过数据采集板卡进行,常用的有如 A/D 卡以及 422、485 等总线板卡。

前面们提到,数据采集在技术实践中,需要对通信协议进行选取。目前计算机通信比较典型的协议包括串口通信,USB 接口通信,以太网通信等。本工程就是采用的 USB 接口方式进行通信。选取 USB 通信的最突出优势在于通信速度快,采样数据上传快。

实验平台:

ACX720 型 FPGA 开发板,板载 USB2.0 接口物理层芯片,GPIO 接口。

双通道 ADC 数据采集 ACM9226 模块

支持 USB2.0 接口,操作系统为 vista, win7, win8 或 win10 的 PC 机。

实验过程

整个实验过程文档主要包含以下几个重点:

- Vivado 和 cypress 工作环境的搭建
- 发码参数指令设置
- 典型使用流程及注意要点
- 接收到数据的简易评定分析

Vivado 和 cypress 工作环境的搭建

店铺: <https://xiaomeige.taobao.com>
www.corecourse.cn

技术博客: <http://www.cnblogs.com/xiaomeige/>

官方网站:

技术群组:

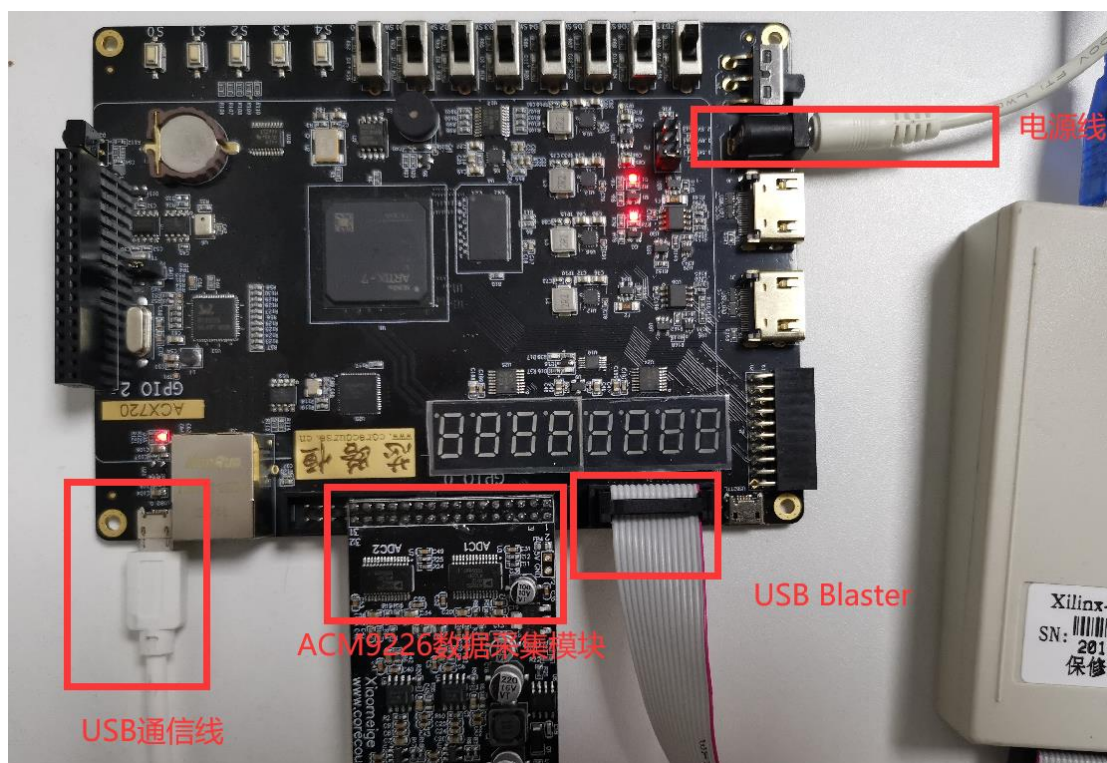
小梅哥 FPGA 团队 武汉芯路恒科技

专注于培养您的 FPGA 独立开发能力 开发板 培训 项目研发三位一体

Vivado 下载环境搭建，详细内容可以参考小梅哥 xilinx FPGA 自学教程第一章相关内容。简单概况为：软件解压，设置安装组件，设置非中文安装路径，安装，破解。

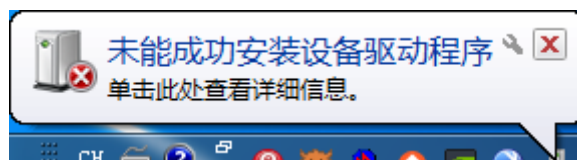
ACX720 开发板完成 USB 采样的连线方法：

如选用我司 ACM9226 数据采集卡，将其接于开发板 GPI00 接口，另一端模拟量输入端口接到幅值不大于 5V 的信号源即可。



USB 通信线连接到 PC 机，直接 USB 连线即可，无需任何端口号或接口号设置。但首次使用时，需在设备管理器中安装驱动程序。其方法为：

使用 USB 线连接开发板 USB 接口和电脑的 USB 接口，此时，系统右下角应该会弹出发新硬件，并且驱动安装失败，如下图所示：



查看设备管理器中，应该能看到如下所示的一个未知设备：

店铺：<https://xiaomeige.taobao.com>
www.corecourse.cn

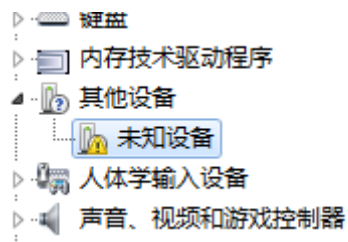
技术博客：<http://www.cnblogs.com/xiaomeige/>

官方网站：

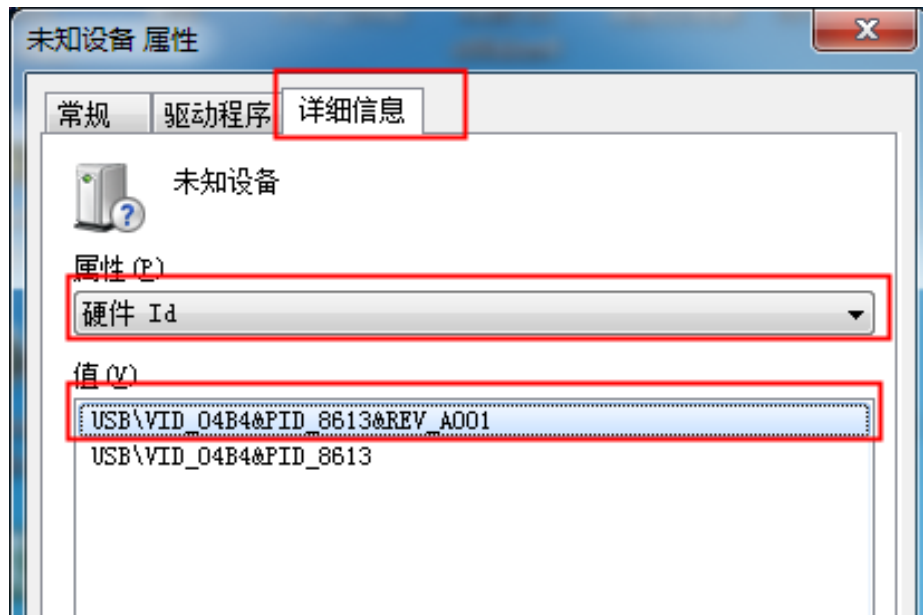
技术群组：

小梅哥 FPGA 团队 武汉芯路恒科技

专注于培养您的 FPGA 独立开发能力 开发板 培训 项目研发三位一体



我们选中该设备，点击鼠标右键，即可查看其详细信息：



在详细信息这一栏我，我们在属性的下拉表中选择“硬件 ID”，可以看到，其值为 USB\VID_040B&PID_8613，这就是我们的 USB2.0 模块的硬件 ID。

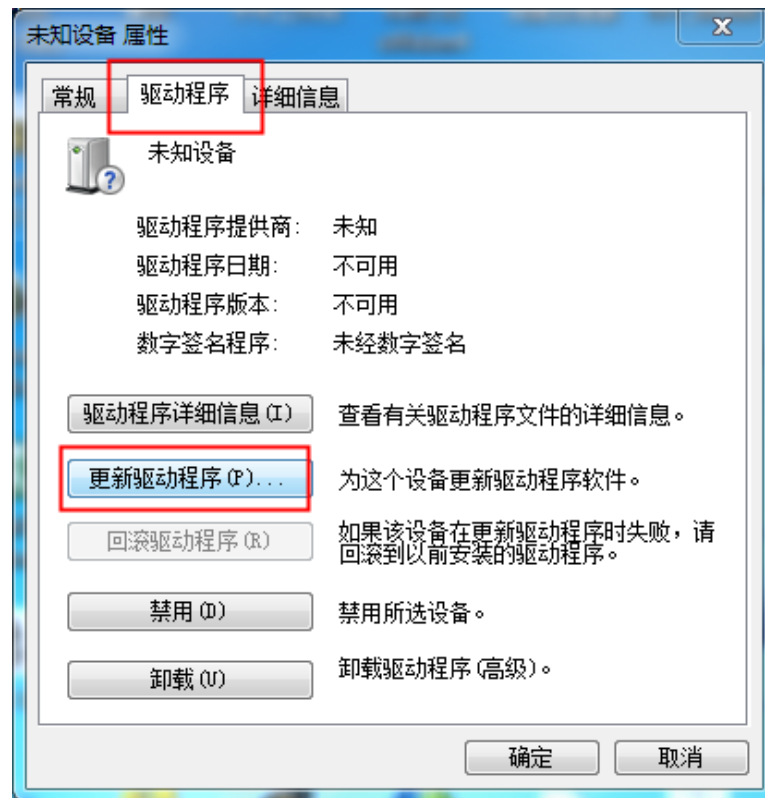
在属性选项卡中，切换到驱动程序选项卡，选择“更新驱动程序，如下图所示：

店铺: <https://xiaomeige.taobao.com>
www.corecourse.cn

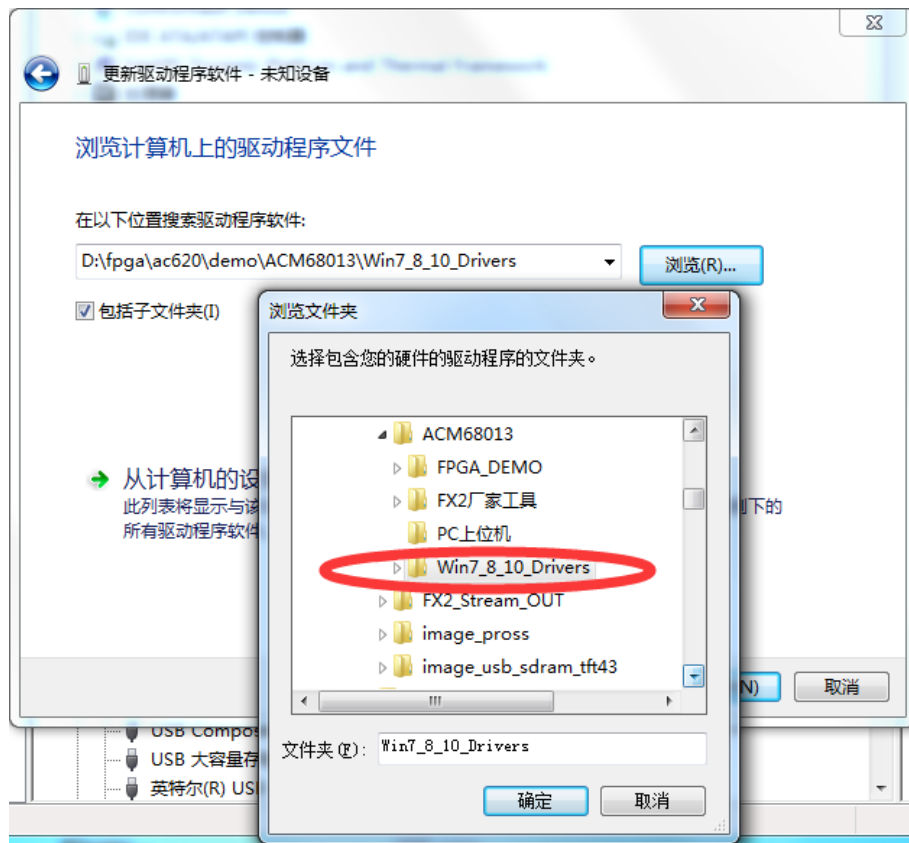
技术博客: <http://www.cnblogs.com/xiaomeige/>

官方网站:

技术群组:



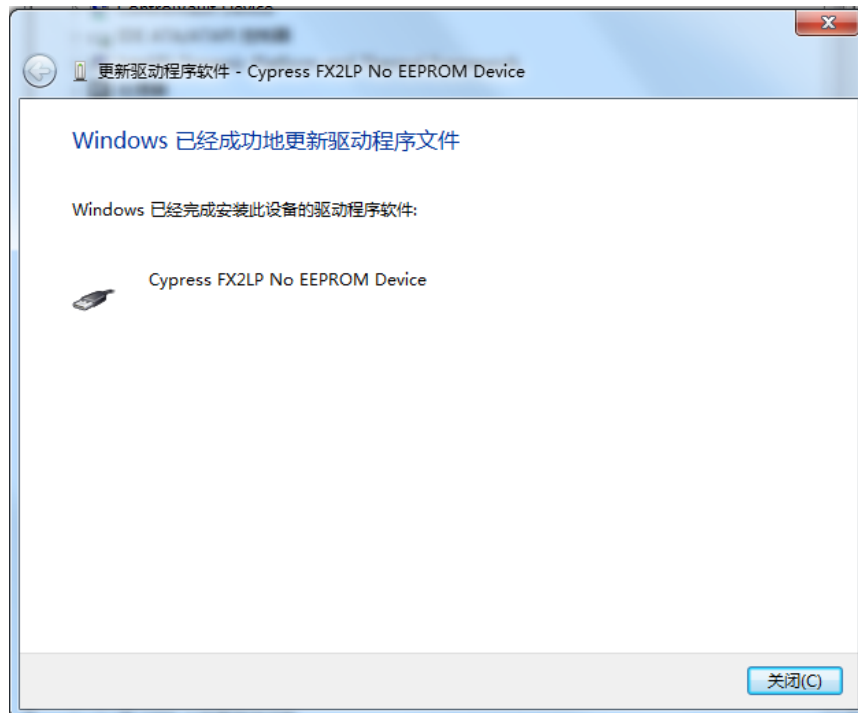
在弹出的界面中，选择”浏览计算机以查找驱动程序软件“，路径定位到我们提供的 USB 开发包的驱动程序安装路径下，然后点击确定，如下图所示：



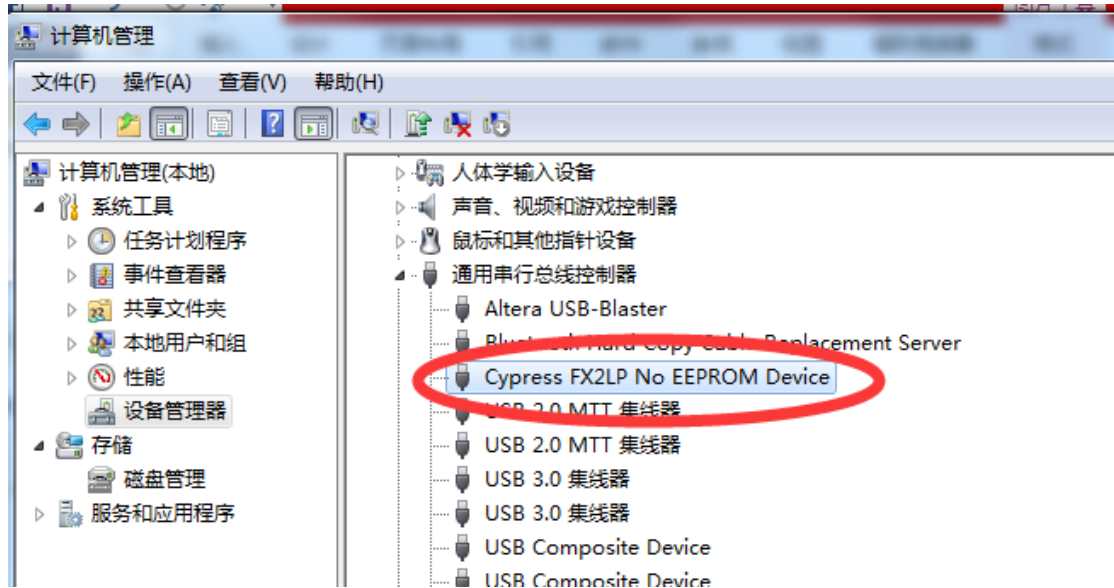
接着点击下一步，就会开始驱动的安装，安装完成后，弹出如下所示的界面，表明驱动安装完成，点击关闭按钮完成安装。

小梅哥 FPGA 团队 武汉芯路恒科技

专注于培养您的 FPGA 独立开发能力 开发板 培训 项目研发三位一体



接着我们回到设备管理器中，在通用串行总线控制器下，可以看到如下所示的设备，且无叹号提示异常，则表明驱动程序安装正确。



在常用软件文件夹里面的 FX2 USB 相关里面，“PC 上位机”文件夹中包含了一个名为 CyControl.exe 的软件和 CyUSB.dll 的动态链接库，如下图所示。这个 CyControl.exe 就是 Control Center 软件，我们直接使用这个软件，就可以完成 FX2 芯片的固件烧写和基本的数据传输测试。

店铺: <https://xiaomeige.taobao.com>
www.corecourse.cn

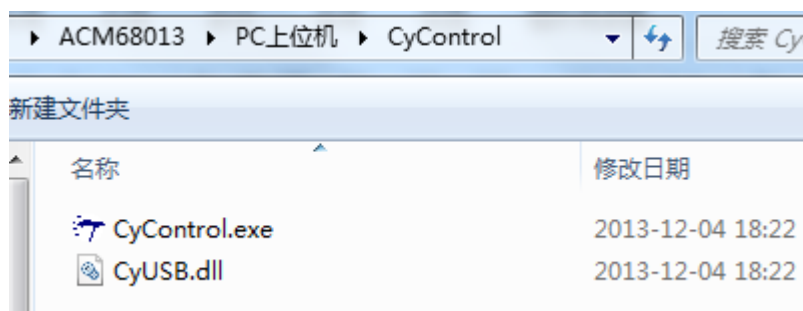
技术博客: <http://www.cnblogs.com/xiaomeige/>

官方网站:

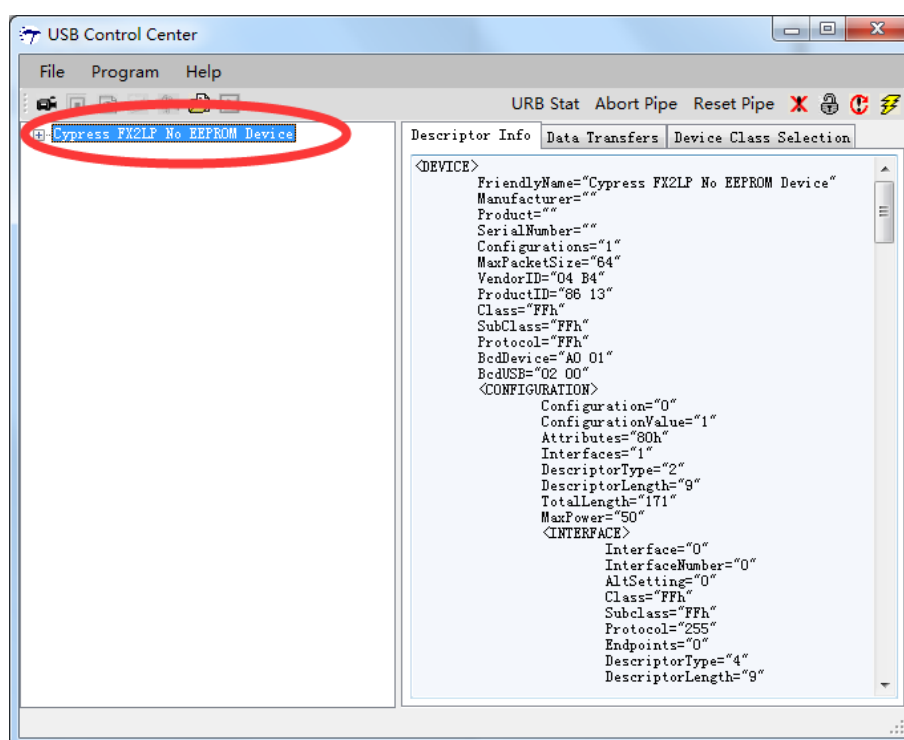
技术群组:

小梅哥 FPGA 团队 武汉芯路恒科技

专注于培养您的 FPGA 独立开发能力 开发板 培训 项目研发三位一体



双击 CyConsole.exe 打开软件，如果已经使用 USB 线连接开发板 USB 接口和电脑的 USB 接口，则会显示出一个名为 Cypress FX2LP No EEPROM Device 的设备，如下图所示。



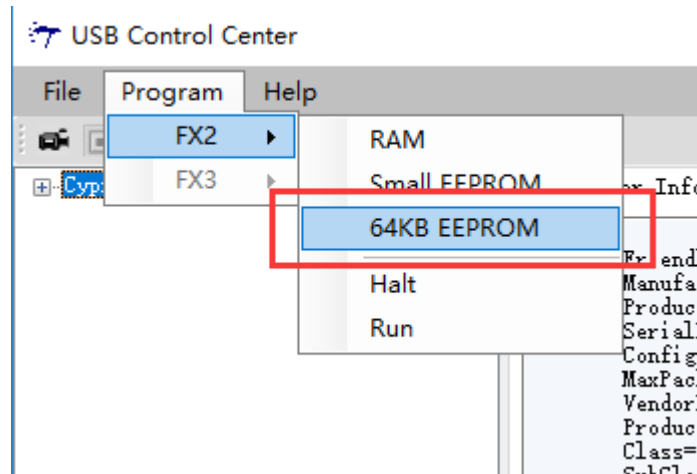
鼠标选中该设备，点击 Program -> FX2 -> 64KB EEPROM 如下图所示。

店铺: <https://xiaomeige.taobao.com>
www.corecourse.cn

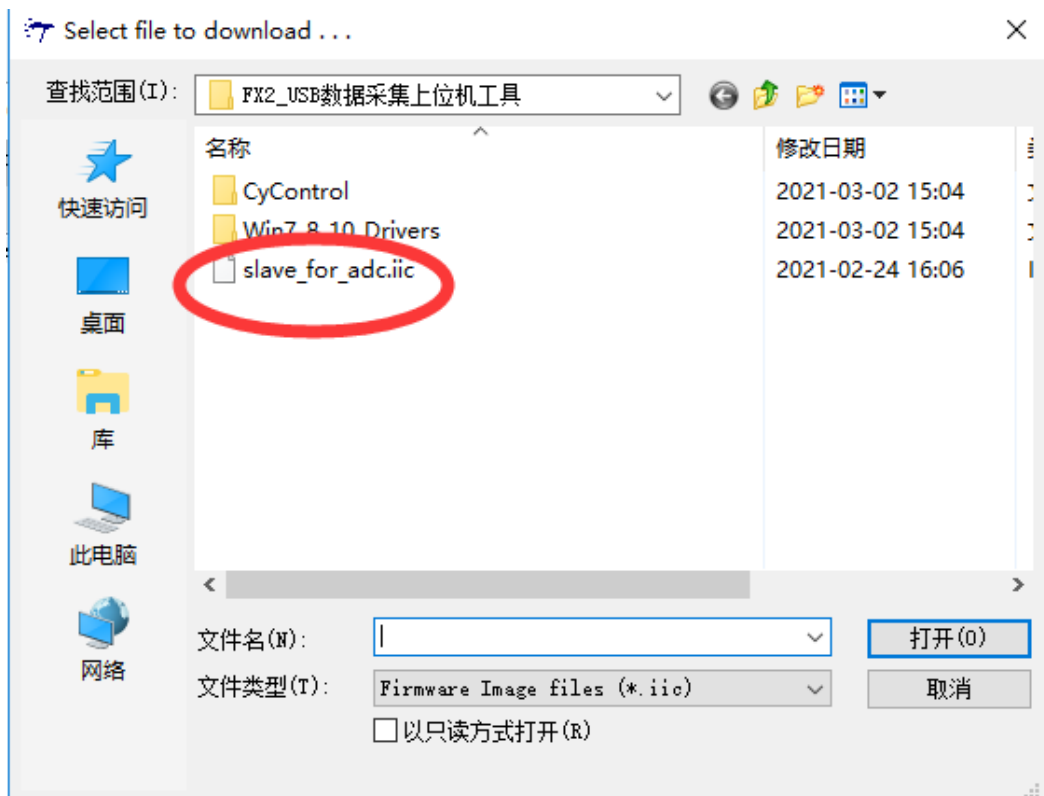
技术博客: <http://www.cnblogs.com/xiaomeige/>

官方网站:

技术群组:



选择 64KB EEPROM 之后，就会弹出一个选择文件的对话框，在该对话框中，定位路径到工程文件包路径下，烧写 slave_for_adc.iic 文件到 USB 芯片的 EEPROM 中。下次 FX2 接入电脑，或者按下开发板背面的 USB-RST 按键，FX2 就会自动从 EEPROM 中读取程序并加载到芯片的 RAM 中运行，可以实现掉电不丢失，如下图所示。



这样，我们就完成了开发板上 USB 芯片的程序固件烧录工作。

发码参数指令设置

我们的发码参数指令，共分为三个类别。

1、 设置采样通道：如 55 A5 01 00 00 00 00 F0，其中 55 A5 是起始码，紧接的 01 是指令类别为采样通道，紧接的 00 00 00 00 是设置采样通道，这里目前只设置了 3 种情况，00 00 00 00 设置的是默认的 FPGA 计数器，00 00 00 01 设置的是 ADC 通道 1，00 00 00 02 设置的是 ADC 通道 2。

2、 设置采样数量：如 55 A5 02 00 00 02 00 F0，其中 55 A5 是起始码，紧接的 02 是指令类别为采样数量，紧接的 00 00 02 00 是设置的采样数量 512，F0 是终止码，中间若干位设置采样数量。

3、 启动指令：如 55 A5 00 00 00 00 00 F0，其中 55 A5 是起始码，紧接的 00 是指令类别为启动，最后的 F0 是终止码。剩余的 4 个 8 位数可以为任意数，推荐默认为全 0，即 00 00 00 00。

指令可以逐条发送，也可以组合发送，组合发送的时候，启动指令必须写在最后。

比如：发送：

```
55 A5 01 00 00 00 00 F0 55 A5 02 00 00 01 00 F0 55 A5 00  
00 00 00 00 F0
```

表示使用 FPGA 内部计数器生成数据，采样 256 个 16bit 的点，开始执行。

再如：

```
55 A5 01 00 00 00 01 F0 55 A5 02 00 00 02 00 F0 55 A5 00  
00 00 00 00 F0
```

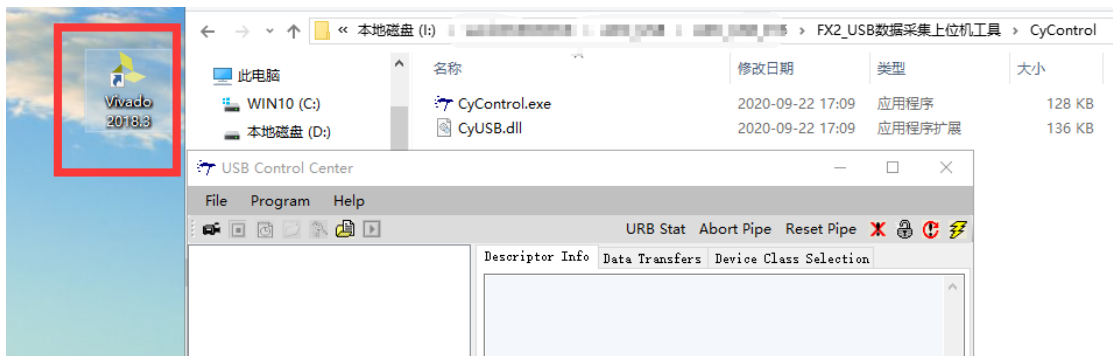
表示使用通道 1 进行采样生成数据，采样 512 个 16bit 的点，开始执行。

典型使用流程及注意要点：

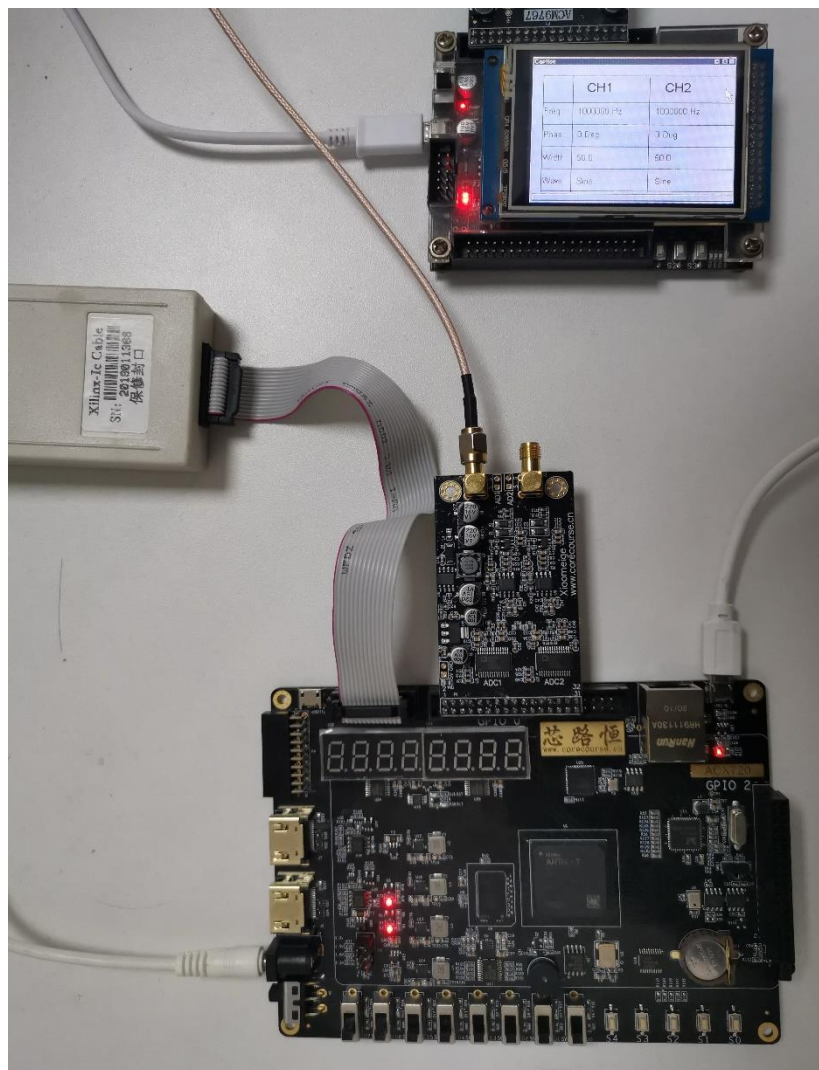
使用 cypress 上位机的操作流程

前面讲解了软件环境的搭建，硬件电路的连接和指令码的含义，下面将演示一次完整的使用 cypress 软的上位机的操作流程，同时指出使用注意事项。

步 1：按照前述内容，安装好 vivado 软件，解压、编译工程，打开上位机工具。



步 2: 按照前述内容, 连接好硬件资源。这里我们以信号发生器第一通道输出数据, ACM9226 模块第一通道采样为例, 进行设置和连接。比如, 我们设置信号发生器的发生频率为 1M, 准备采样 256 个 16bit 数据。



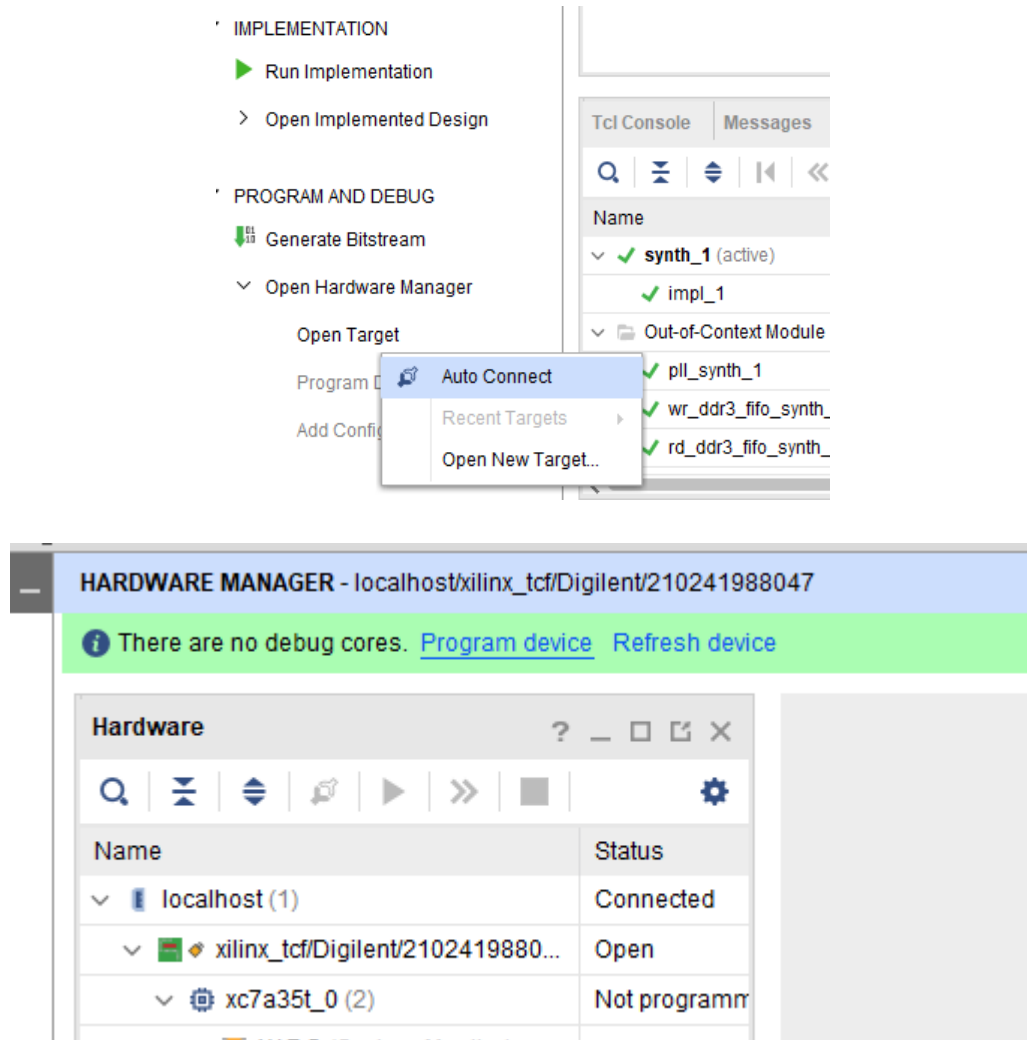
店铺: <https://xiaomeige.taobao.com>
www.corecourse.cn

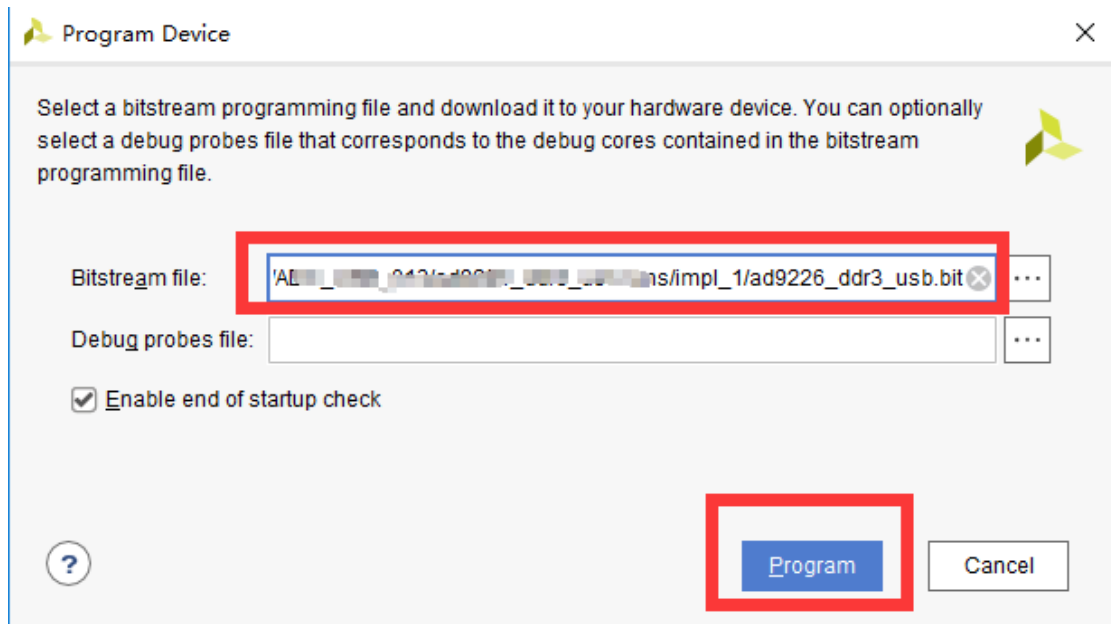
技术博客: <http://www.cnblogs.com/xiaomeige/>

官方网站:

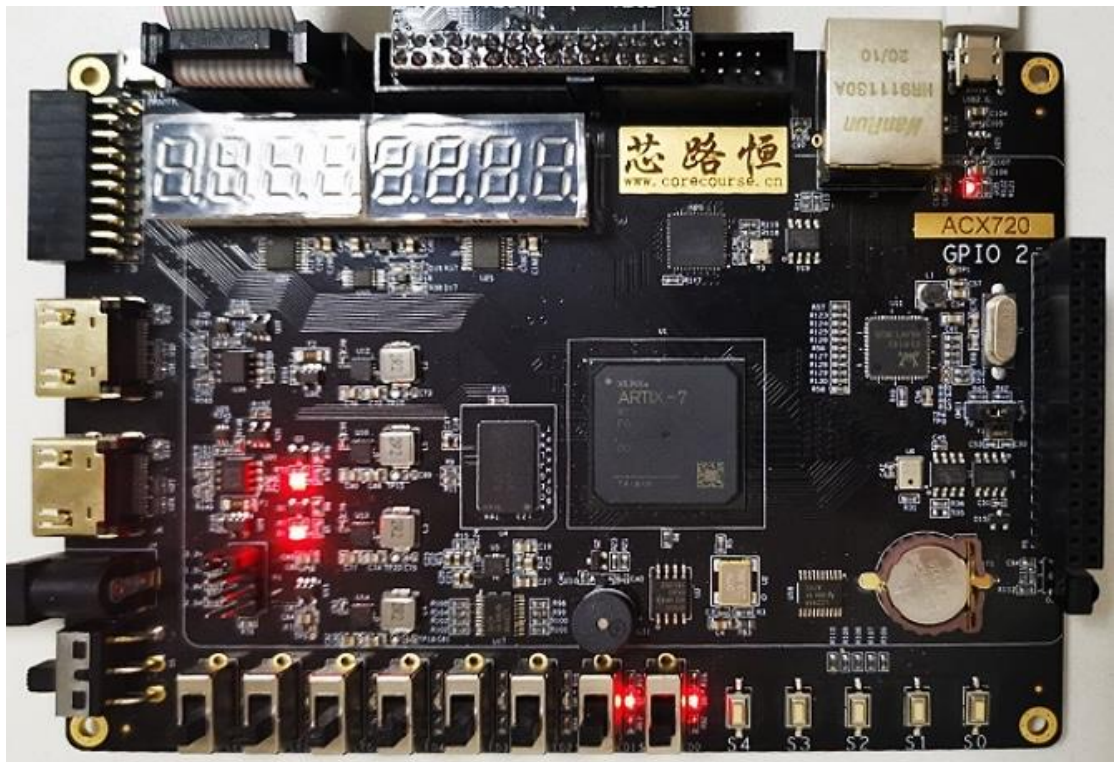
技术群组:

步 3: 开发板上电, 烧写 FPGA 程序





确认 bit 文件就是我们需要烧写的程序后，开始 program。完成后开发板内我们的程序将会开始运行。下图为程序烧写正确后，开发板现象，下方的 led 灯亮两个，表明锁相环和 DDR 初始化正常。



店铺: <https://xiaomeige.taobao.com>
www.corecourse.cn

技术博客: <http://www.cnblogs.com/xiaomeige/>

官方网站:

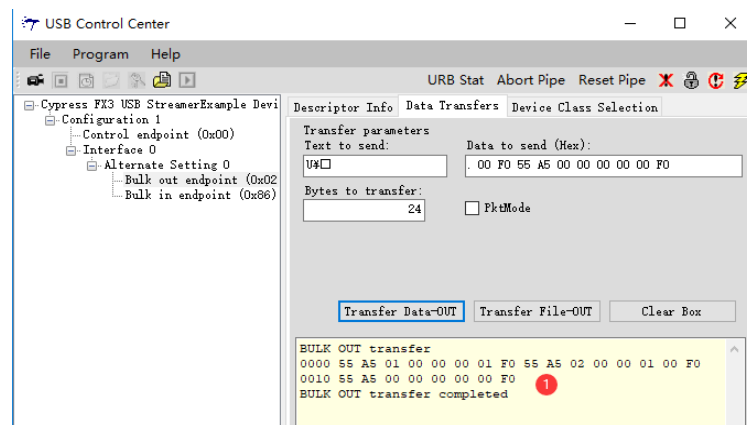
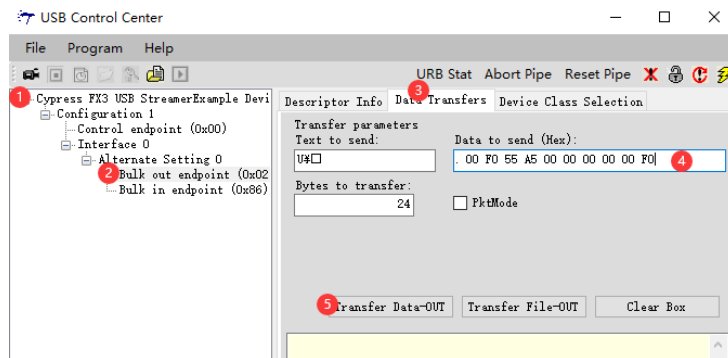
技术群组:

小梅哥 FPGA 团队 武汉芯路恒科技

专注于培养您的 FPGA 独立开发能力 开发板 培训 项目研发三位一体

步 4：双击打开上位机软件，如果 USB 连接正常并且软件按前叙步骤正确安装驱动，则可以看到列表框有 FX3 芯片或者 FX2 芯片被识别。确认固件已经正确烧写后，找到 bulk out endpoint (0x02)，输入指令串。比如按前述：我们使用通道 1，采样 256 个 16bit 数据，我们可以设置指令串为：

```
55 A5 01 00 00 00 01 F0 55 A5 02 00 00 01 00 F0 55 A5 00 00
00 00 00 F0
```

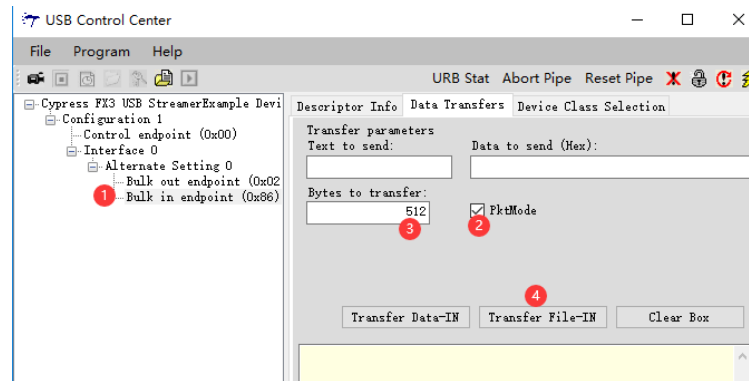


店铺: <https://xiaomeige.taobao.com>
www.corecourse.cn

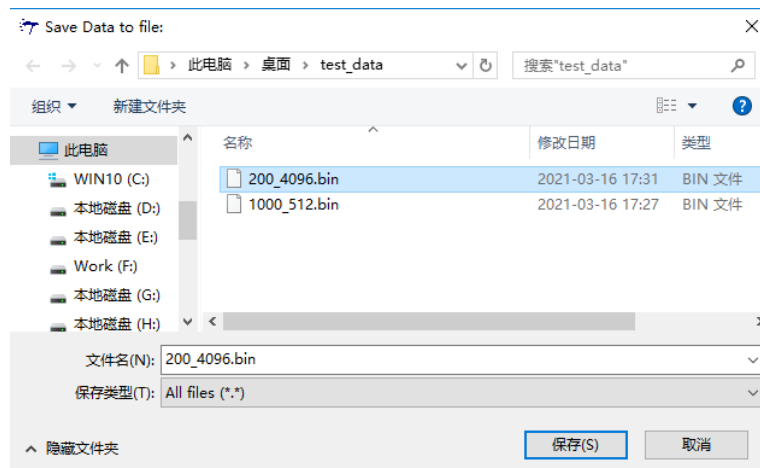
技术博客: <http://www.cnblogs.com/xiaomeige/>

官方网站:

技术群组:



切换到 bulk in endpoint，确认 PktMode 被勾选，同时按照自己的采样设置需求，设定接收数据量。完成设定后，点击 Transfer File-IN，就可以接收到需要采样的数据。



这里，有几点需要再次强调，

上位机接收数据前，一定确认 pktmode 勾选。

采样数量必须为 256 个 16bit 数的整数倍，即接收的 bytes to transfer，一定是 512 个 8bit 数据的整数倍。如果操作失误要求读数据的数量大于指令码设置的写入数据故障，会出现输出框为 997 的故障码。这时候建议将开发板复位，fx2 芯片复位以杜绝上次不正常读写的数据残留。开发板复位，按下 S4 按钮即可，fx2 芯片复位，在背面按下 USB-RST 按钮。

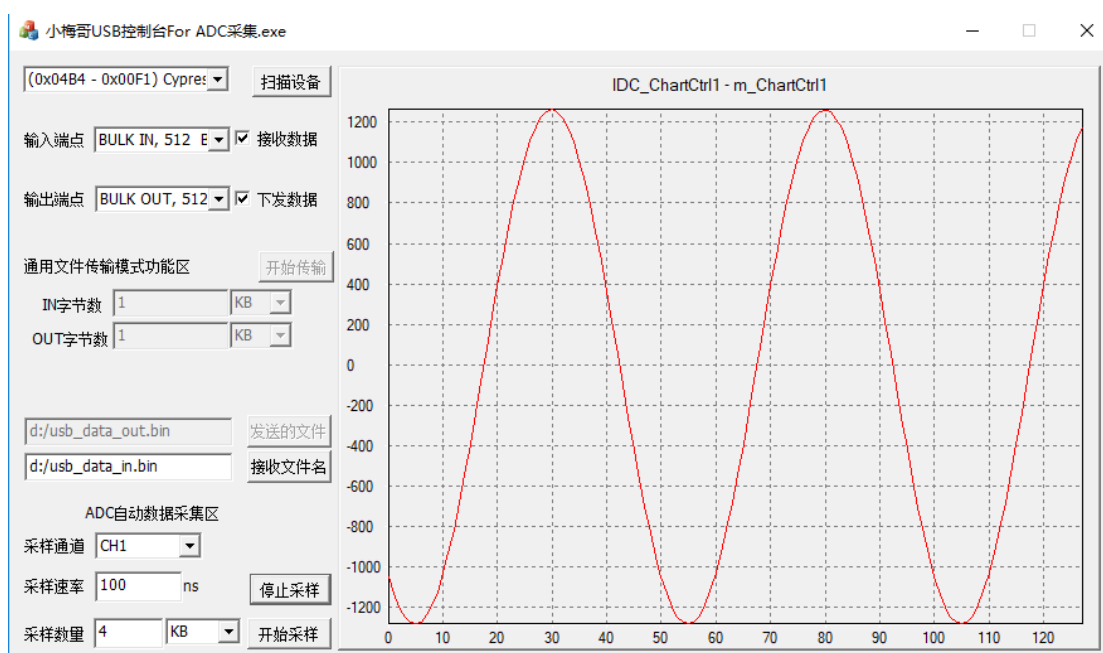
如果是逐条发送指令，则必须确保启动指令在设置通道和设置采样数量指令之后，否则一旦发送采样启动指令，通道和采样数量设置将不会生效。

目前最大采样数量经过测试支持 128M 的 16bit 数，即参数设置为 55 A5 02 08 00 00 00 F0。此时 cypress 软件最大读出量 stream in 为 268435456 的 8bit 数。（最大读出量 stream in 读出时，cypress 软件必须勾选 PktMode，且读出时间

较长，不稳定。建议分批次读出，每次 stream in 读出小于等于 16777216 个数）

使用 XLH_USB 上位机的操作流程

如果使用 XLH_USB 上位机软件，则要简单很多，可以无需设置发码指令，只需要在软件界面中填好采集信息即可。



初次使用，有可能需要进行扫描设备操作。

采样通道 CH0 为 FPGA 内部计数器生成的数据，采样通道 CH1 和 CH2 就是我们使用 9226 的外部数据采集通道。

采样得到的数据，默认保存在 d 盘根目录下。

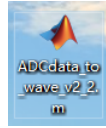
采样数量可以设置最大为 128M。如果采样数量设置过大，则有可能会占用较长的采样时间，具体可参考 USB 通信协议数据传输速率。

设定好以后，可以点击“开始采样”。

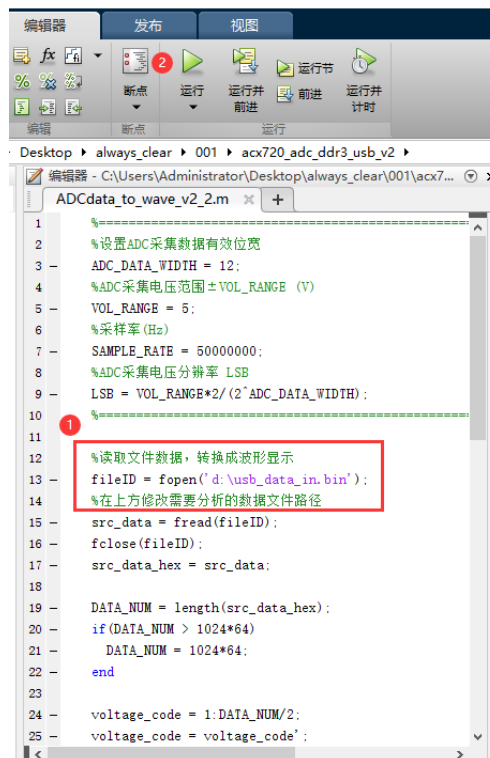
完成后点击“停止采样”，就可以得到采样数据的 bin 文件。

接收到数据的简易评定分析

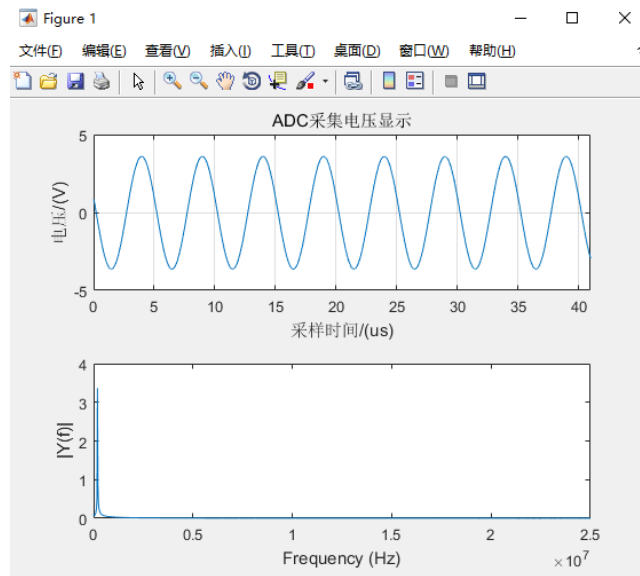
确认电脑已安装好常规版本的 matlab（安装文件请自行准备）后，点击提供的



ADCdata_to_wave_v2_2.m 文件，检查是否打开后有如下界面出现：

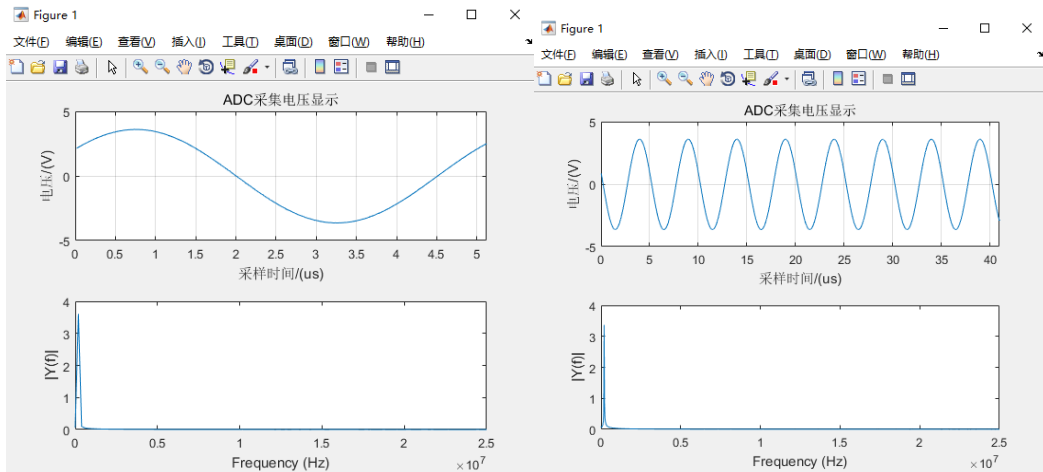


确认需要打印的文件路径正确，然后点击运行，即可生成数据分析波形：



bin 文件保存的数据分析

为了证明我们的工程在不同设置状态下工作的可靠性，我们给出一些 bin 文件实验数据结论的波形进行对照参考。



上述两幅波形图展示的是 200kHz 状态下不同采样数据量的波形图。

第一幅图是 200k 的信号发生频率，采样 256 个 16bit 点，即从 cypress 读出 512 个 8bit 数据的采样数据分析效果图。

指令是：55 A5 01 00 00 00 01 F0 55 A5 02 00 00 01 00 F0 55 A5 00 00 00 00 00 F0

第二幅图是 200k 的信号发生频率，采样 2048 个 16bit 点，即从 cypress 读出 4096 个

店铺：<https://xiaomeige.taobao.com>
www.corecourse.cn

技术博客：<http://www.cnblogs.com/xiaomeige/>

官方网站：

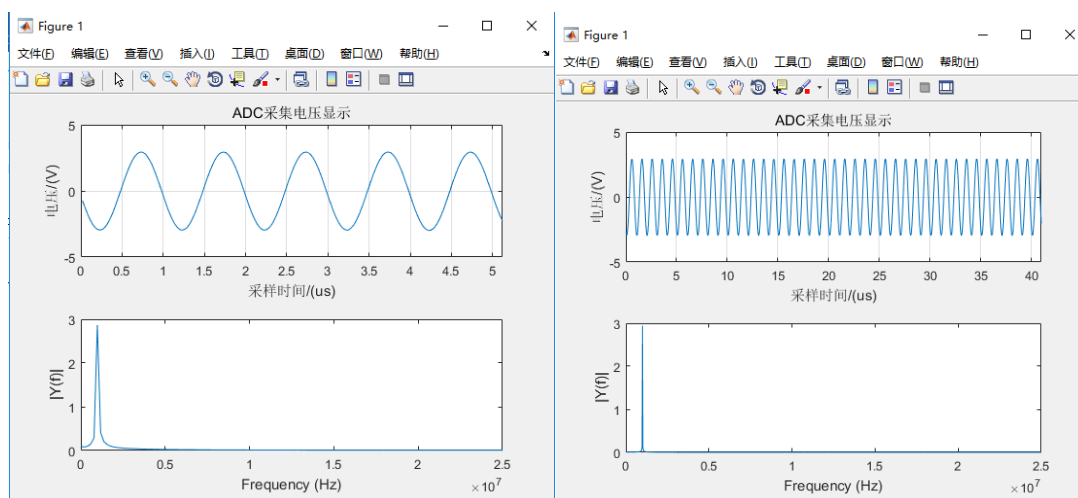
技术群组：

小梅哥 FPGA 团队 武汉芯路恒科技

专注于培养您的 FPGA 独立开发能力 开发板 培训 项目研发三位一体

8bit 数据的采样数据分析效果图。

指令是: 55 A5 01 00 00 00 01 F0 55 A5 02 00 00 08 00 F0 55 A5 00 00 00 00 00 F0



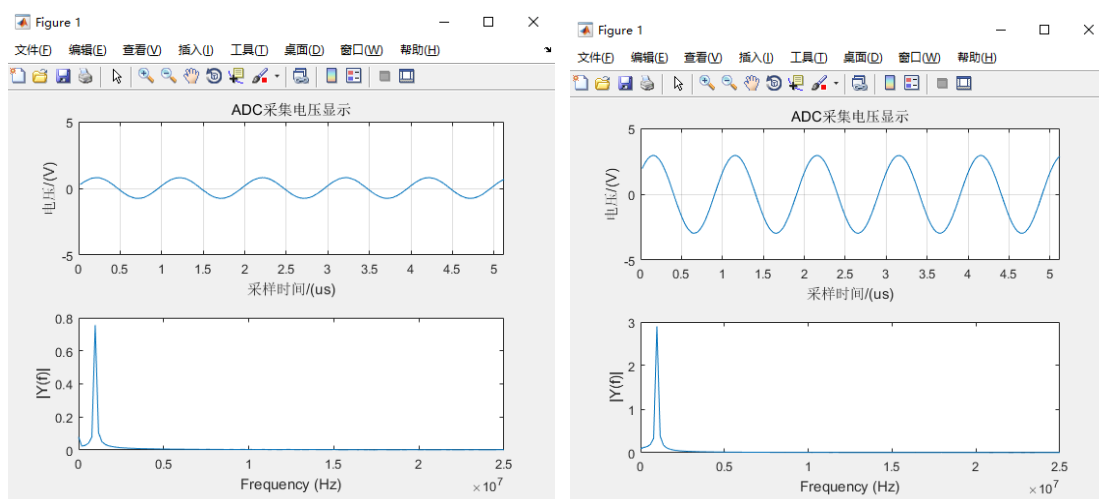
上述两幅波形图展示的是 1Mhz 状态下不同采样数据量的波形图。

第一幅图是 1Mhz 的信号发生频率, 采样 256 个 16bit 点, 即从 cypress 读出 512 个 8bit 数据的采样数据分析效果图。

指令是: 55 A5 01 00 00 00 01 F0 55 A5 02 00 00 01 00 F0 55 A5 00 00 00 00 00 F0

第二幅图是 1Mhz 的信号发生频率, 采样 2048 个 16bit 点, 即从 cypress 读出 4096 个 8bit 数据的采样数据分析效果图。

指令是: 55 A5 01 00 00 00 01 F0 55 A5 02 00 00 08 00 F0 55 A5 00 00 00 00 00 F0

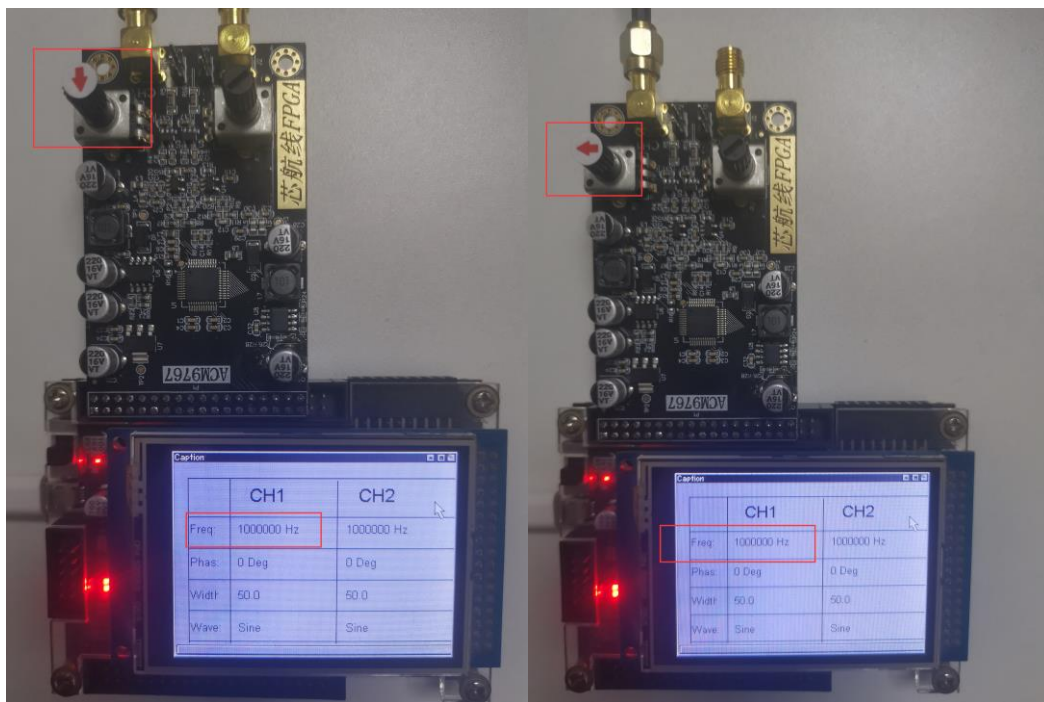


店铺: <https://xiaomeige.taobao.com>
www.corecourse.cn

技术博客: <http://www.cnblogs.com/xiaomeige/>

官方网站:

技术群组:



上述四幅波形图展示的是 1Mhz 状态下不同电压幅值的波形绘制效果图。

第一幅图是 1Mhz 的信号发生频率，采样 256 个 16bit 点，即从 cypress 读出 512 个 8bit 数据的采样数据分析效果图。

指令是：55 A5 01 00 00 00 01 F0 55 A5 02 00 00 01 00 F0 55 A5 00 00 00 00 00 F0

第二幅图是 1Mhz 的信号发生频率，采样 256 个 16bit 点，即从 cypress 读出 512 个 8bit 数据的采样数据分析效果图。

指令是：55 A5 01 00 00 00 01 F0 55 A5 02 00 00 08 00 F0 55 A5 00 00 00 00 00 F0

这样，我们的数据采集工程正确性就能得到验证。